

简介

SIT1043Q是一款应用于CAN协议控制器和物理总线之间的接口芯片，可应用于车载、工业控制等领域，支持5Mbps灵活数据速率CAN FD，具有在总线与CAN协议控制器之间进行差分信号传输的能力，完全兼容“ISO11898”标准。

典型应用

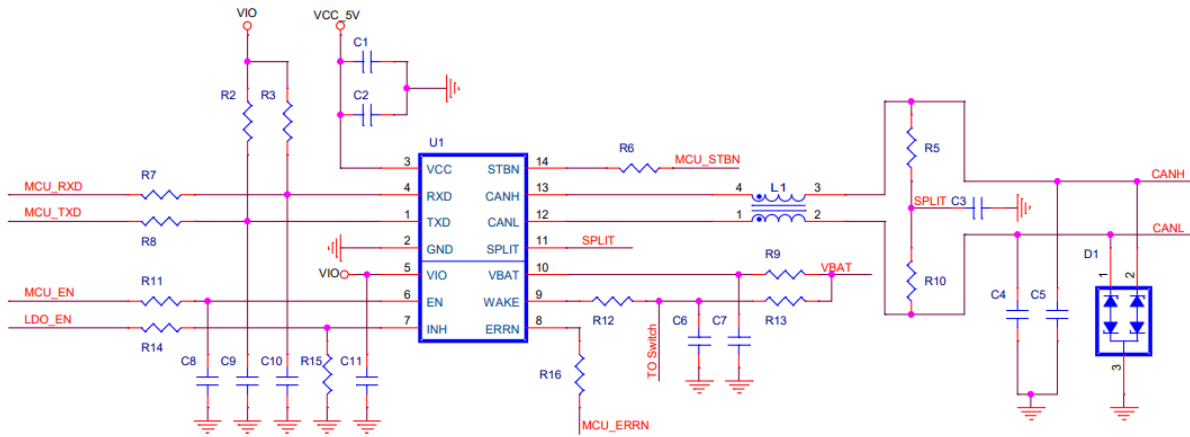


图1-1

如上图1-1是SIT1043Q应用的外围电路设计。

1. VBAT为输入源，一个值为1kΩ的串联电阻（R9），在引脚过电压的时候，以限制收发器的输入电流，一个100nF的电容（C7）可用于滤除线路中的高频噪声，电容需靠近芯片引脚放置。
2. VCC为输入源，5V供应，一个10μF的电容（C1）用于平滑电压波动，一个100nF的电容（C2）可用于滤除线路中的高频噪声，电容需靠近芯片引脚放置。
3. VIO为输入源，3.3V或5V供应，与MCU共电源，一个100nF的电容（C6）可用于滤除线路中的高频噪声，电容需靠近芯片引脚放置。
4. 总线终端：图1-1显示了分裂终端。分裂电阻R5和R10，终端的中心通过电容器C3与地连接。分裂终端为总线提供共模过滤。ECU作为总线终端被放置在总线上执行，必须格外小心，以确保终端节点不会从总线中移除，防止删除了终端。
5. WAKE引脚：To Switch对地，用于实现本地WAKE事件。需要串联电阻R12（33kΩ）来防止过流情况，以限制进入WAKE的电流。上拉电阻R13（3.3kΩ）需要提供足够的唤醒事件所需的电流。
6. STBN是待机控制引脚，高有效。通过一个值为10Ω~1kΩ的串联电阻（R6）与微控制器连接。
7. EN是使能控制引脚，高有效。通过一个值为10Ω~1kΩ的串联电阻（R11）与微控制器连接，可以在过电压故障的情况下限制数字线路上的电流。一个值为100nF~1μF的接地电容（C8）可以放置在收发器的输入引脚附近，以帮助过滤噪声。

8. INH用于控制外部稳压器的工作状态，发生唤醒事件后置为高电平。通过一个值为 $10\Omega\sim 1k\Omega$ 的串联电阻（R14）与微控制器连接，可以在过电压故障的情况下限制数字线路上的电流。其中R15（ $10k\Omega\sim 100k\Omega$ ）为INH至GND的下拉电阻，该下拉电阻应根据外部电源芯片EN引脚的状态选择是否添加和取值。

9. ERRN错误指示输出端口和上电指示输出，低有效。

10. SPLIT共模稳定输出引脚。

11. RXD引脚，建议外部增加上拉电阻（R3），上拉电阻值应在 $2.4k\Omega$ 到 $10k\Omega$ 之间。此外，可放置一个值为 $10\Omega\sim 1k\Omega$ 的串联电阻（R7），在引脚过电压的时候，以限制收发器的输入电流。

12. TXD引脚是从控制器发送输入信号到收发器。建议外部增加上拉电阻（R2），上拉电阻值应在 $2.4k\Omega$ 到 $10k\Omega$ 之间。可放置一个值为 $10\Omega\sim 1k\Omega$ 的串联电阻（R8），在引脚过电压的时候，以限制收发器的输入电流。

13. 将保护和滤波电路尽可能靠近总线连接器，以防止瞬变，ESD和防止噪音传播到电路板上。如图1-1，瞬态电压抑制（TVS）器件（D1）用于增加保护。总线滤波电容器C4和C5。此外共模扼流圈（CMC）L1可进一步提升EMC性能。器件放置需按照信号路径方向设计子总线保护元件，不要强迫瞬态电流偏离信号路径到达保护装置。

TVS选型原则：

- 1) 静电防护能力需达到要求级别；
- 2) V_{RWM} 最大反向工作电压为24V；
- 3) 结电容 C_j 要满足信号系统传输速率的要求。

CAN通信速率250kbps、500kbps推荐型号：SITNE24V2BNQ-3/TR（SOT-23）；

CAN通信速率2Mbps、5Mbps推荐型号：SITLE24V2BNQ-3/TR（SOT-23）。

总线滤波电容器推荐值： $10pF\sim 100pF$ 。

共模扼流圈（CMC）推荐型号：

CAN通信速率250kbps、500kbps推荐型号：ACT45B-101-2P；

CAN通信速率2Mbps、5Mbps推荐型号：ACT1210R-101-2P。

PCB LAYOUT

为了更好地应用SIT1043Q，在PCBLAYOUT时，需注意如下问题：

- ❖ 总线信号其长度不应超过10cm。
- ❖ ESD保护器件应靠近ECU连接器总线连接端。
- ❖ VBAT、VCC、VIO、STB、TXD和RXD输入/输出电容应靠近收发器引脚，走线尽量短。
- ❖ 通信控制器和收发器之间的连线长度应尽量短。
- ❖ 通信控制器和收发器之间接地阻抗应尽可能低。
- ❖ 避免在通信控制器与收发器的地之间使用滤波器元件，收发器和通信控制器的地必须相同。
- ❖ 避免其他的信号线与CANH和CANL平行布线，可能会有噪声注入CAN总线，影响总线通信。
- ❖ CAN传输线下层的Layout不可与其它走线交叉，尽可能在走线下层铺地处理，下层地的铺设最小宽度是CANH/CANL两线线距的1.5—2倍。
- ❖ CANH/CANL的PCB走线尽可能不走过孔，以减小过孔电感对信号的影响。
- ❖ 表层走线周边包地处理。表层走线可以很好地对阻抗进行控制，在后期调试时，也有利于元器件的增加和修改。
- ❖ 如果走线不可避免地需要较长布局，可采用45度的折线走法，有利于减小线上辐射，对于高速差分走线，这样的走线方式，可以改善线上辐射达3dB以上。
- ❖ 去耦电容以及芯片接地至少使用两个过孔，以尽量减少走线和过孔电感。